
**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ
ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»

Кафедра автоматизированных систем управления (АСУ)

УТВЕРЖДАЮ
Зав. кафедрой АСУ, профессор

 А.М. Корилов

АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ

Самостоятельная и индивидуальная работа студента

Учебно-методическое пособие

для студентов уровня основной образовательной программы: **магистратура**
направление подготовки: **09.04.01 - Информатика и вычислительная техника**

Разработчик
доцент кафедры АСУ

В.Г. Резник

Резник В.Г.

Архитектура вычислительных комплексов. Методические указания по самостоятельной и индивидуальной работе студентов. Учебно-методическое пособие. – Томск, ТУСУР, 2017. – 13 с.

Учебно-методическое пособие предназначено для самостоятельной и индивидуальной работы студентов по дисциплине «Архитектура вычислительных комплексов» уровня основной образовательной программы магистратура направления подготовки: 09.04.01 - «Информатика и вычислительная техника».

Оглавление

Введение.....	4
1 Тема 1. Состояние и тенденции развития АВК.....	6
1.1 Теоретические вопросы темы и самостоятельная работа студента....	6
1.2 Лабораторная работа.....	6
2 Тема 2. Архитектура процессоров.....	7
2.1 Теоретические вопросы темы и самостоятельная работа студента....	7
2.2 Лабораторная работа.....	7
3 Тема 3. Архитектура вычислительных комплексов.....	8
3.1 Теоретические вопросы темы и самостоятельная работа студента....	8
3.2 Лабораторная работа.....	8
4 Тема 4. Устройства сопряжения, шины.....	9
4.1 Теоретические вопросы темы и самостоятельная работа студента....	9
4.2 Лабораторная работа.....	9
5 Тема 5. Архитектура памяти ЭВМ.....	10
5.1 Теоретические вопросы темы и самостоятельная работа студента. .	10
5.2 Лабораторная работа.....	10
ПОДГОТОВКА И СДАЧА ЗАЧЕТА.....	11
Список использованных источников.....	12

Введение

Данное пособие содержит учебно-методический материал по самостоятельной и индивидуальной работе студентов, в пределах дисциплины «Архитектура вычислительных комплексов» (АВК), уровня основной образовательной программы магистратура направления подготовки 09.04.01 - «Информатика и вычислительная техника».

Основной целью является обучение студентов базовым понятиям и принципам построения архитектур вычислительных комплексов, содержащих множество процессоров сложной структуры.

В процессе обучения магистранты должны совершенствовать знания об архитектурном строении современных вычислительных систем, полученные ранее на уровне бакалавриата, при изучении дисциплины «Операционные системы», научиться определять основные тенденции развития предметной области данного направления знаний, а также овладеть новейшими технологическими достижениями в этой области.

Практические и самостоятельные работы по дисциплине ориентированы на закрепление теоретического материала и формирование навыков самостоятельной работы с конкретной системой вычислительного кластера кафедры АСУ.

В результате изучения дисциплины студент должен:

Знать:

- основные концепции и тенденции развития современных архитектур вычислительных систем;
- основные компоненты вычислительных комплексов, их назначение и взаимосвязь;
- проблемные элементы программного обеспечения вычислительных систем и методы их устранения.

Уметь:

- оценивать функциональные возможности вычислительных систем по их назначению и характеристикам;
- обеспечивать решение прикладных задач в среде кластеров ЭВМ.

Владеть:

инструментальными средствами программирования вычислительных комплексов.

Обучение дисциплине «Архитектура вычислительных комплексов» проводится в течение четвертого семестра обучения.

В процессе обучения проводятся следующие виды учебной работы: лекции, лабораторные работы, самостоятельная работа.

Лабораторные работы проводятся в учебных классах кафедры АСУ на базе «Учеб-

ного программного комплекса (УПК АСУ)».

Методическое обеспечение данного курса опирается на литературные источники [1-3].

В процессе выполнения лабораторных работ, студент заполняет **единый отчет**, который является обязательной частью процесса обучения.

Содержание и качество материала отчета влияет на общую оценку, выставляемую магистранту на зачете по данной дисциплине.

Содержание учебного материала дисциплины по разделам следующие:

Тема 1. Состояние и тенденции развития АВК.

Тема 2. Архитектура процессоров.

Тема 3. Архитектура вычислительных комплексов.

Тема 4. Устройства сопряжения, шины.

Тема 5. Архитектура памяти ЭВМ.

Изучение всех разделов дисциплины заканчивается **экзаменом**.

1 Тема 1. Состояние и тенденции развития АВК

Тема 1 является вводной частью дисциплины АВК, цели которой:

- обзор предметной области и общей тематики изучения дисциплины;
- обзор учебного материала, приведенного в источниках [1 - 3];
- общая концепция среды выполнения лабораторных работ и закрепление практических навыков работы в среде ОС УПК АСУ;
- изучение операционной среды кластера кафедры АСУ.

1.1 Теоретические вопросы темы и самостоятельная работа студента

Лекционное время данной темы - **4 часа**.

В теоретическом материале рассматриваются следующие вопросы:

- Основные понятия архитектуры ЭВМ.
- Многоуровневая компьютерная организация.
- Историческое развитие архитектуры ЭВМ.
- Процессоры и шины ЭВМ.
- Структуры взаимосвязей устройств ЭВМ.
- Пути повышения быстродействия (мощности) ЭВМ.

Самостоятельная работа студента по данной теме - **22 часа**.

В процессе самостоятельной работы студент изучает литературные источники [1-3].

1.2 Лабораторные работы

Лабораторная работа №1 «Подготовка работы на ОС УПК АСУ».

Лабораторная работа №2 «Работа со средой кластера кафедры АСУ».

Лабораторная работа №3 «Удаленная разработка приложений».

Время проведения всех работ — **12 часов** (по 4 часа на одну работу).

2 Тема 2. Архитектура процессоров

Тема 2 посвящена изучению современных микропроцессоров. Теоретический материал конкретизируется на различных концепциях и подходах, которые достаточно подробно описаны в литературе. Теоретические знания закрепляются во время проведения лабораторной работы, по завершению которой студент должен уметь работать с сигналами процессов, присутствующих в вычислительных комплексах.

2.1 Теоретические вопросы темы и самостоятельная работа студента

Лекционное время данной темы - **8 часов**.

В теоретическом материале рассматриваются следующие вопросы:

- Микропрограммный способ выполнения команд.
- CISC и RISC архитектуры.
- Скалярные и Векторные процессоры.
- Конвейеры.
- Конфликты.
- Динамическое исполнение команд.
- Алгоритм Томасуло.
- Спекулятивное исполнение.
- Суперскалярная архитектура.
- VLIW процессоры.
- EPIC архитектура, IA-32, IA-64.
- Процессоры Itanium.

Самостоятельная работа студента по данной теме - **32 часа**.

В процессе самостоятельной работы следует воспользоваться литературными источниками [1-3].

2.2 Лабораторная работа

Лабораторная работа №4 «Компоненты аппаратного обеспечения ЭВМ».

Лабораторная работа №5 «Асинхронное взаимодействие на уровне виртуального терминала».

Лабораторная работа №6 «Асинхронный композитинг на уровне нитей».

Время проведения всех работ — **24 часов** (по 8 часов на одну работу).

3 Тема 3. Архитектура вычислительных комплексов

В теме 3 рассматриваются общие вопросы построения архитектур вычислительных комплексов. Обсуждаются вопросы распараллеливания вычислительных процессов в ЭВМ. Рассматриваются отдельные современные архитектурные решения.

3.1 Теоретические вопросы темы и самостоятельная работа студента

Лекционное время данной темы - **2 часа**.

В теоретическом материале рассматриваются следующие вопросы:

- Основы многопоточной (мультитредовой) архитектуры.
- Сравнение параллельной и конвейерной организации ВК.
- SMP-архитектура.
- MPP-архитектура.
- MPP-система Paragon.
- Кластерная архитектура.

Самостоятельная работа студента по данной теме - **32 часа**.

В процессе самостоятельной работы следует воспользоваться литературными источниками [1-3].

3.2 Лабораторная работа

Лабораторная работа №7 «Технология OpenMP».

Лабораторная работа №8 «Технология MPI».

Время проведения работы — **16 часов** (по 8 часов на одну работу).

4 Тема 4. Устройства сопряжения, шины

Тема 4 посвящена изучению устройств сопряжения присутствующих в любом вычислительном комплексе. Все теоретические понятия данной темы имеют непосредственное практическое применение в современных архитектурах ЭВМ. Учебный материал этой темы закрепляется проведением лабораторной работы на примере файловых систем ОС УПК АСУ.

4.1 Теоретические вопросы темы и самостоятельная работа студента

Лекционное время данной темы - **2 часа**.

В теоретическом материале рассматриваются следующие вопросы:

- Шины и системы ввода-вывода.
- Основные характеристики шин.
- Краткий обзор шин: ISA, EISA, VLB, PCI, AGP.

Самостоятельная работа студента по данной теме - **20 часов**.

В процессе самостоятельной работы студент изучает литературные источники [1-3].

4.2 Лабораторная работа

Лабораторные работы — не предусмотрены.

5 Тема 5. Архитектура памяти ЭВМ

Тема 5 посвящена изучению современным достижениям в использовании основной памяти ЭВМ. Лабораторная работа по данной теме предназначена для практического освоения работы с вычислительным кластером кафедры АСУ.

5.1 Теоретические вопросы темы и самостоятельная работа студента

Лекционное время данной темы - **2 часа**.

В теоретическом материале рассматриваются следующие вопросы:

- Специальные виды архитектур ЭВМ.
- Два подхода к реализации архитектуры процессора.
- Устройства основной памяти.
- Статические ЗУ.
- Динамические ЗУ.
- Постоянные запоминающие устройства.

Самостоятельная работа студента по данной теме - **20 часов**.

В процессе самостоятельной работы следует воспользоваться литературными источниками [1-3].

5.2 Лабораторная работа

Лабораторные работы — не предусмотрены.

6 Подготовка и сдача экзамена

Процесс обучения по дисциплине «Архитектура вычислительных комплексов» заканчивается **экзаменом**, который оценивается по четырехбалльной системе

Время самостоятельной подготовки к экзамену составляет 36 часов.

Во время подготовки к экзамену преподаватель проводит:

- общие и индивидуальные консультации со студентами;
- контроль усвоения знаний и навыков, а также контроль подготовки студентами индивидуальных отчетов по выполненным лабораторным работам;
- оценку успеваемости студентов по двум контрольным точкам, определенных общей программой во втором семестре обучения;
- оценивание допуска каждого студента к экзамену.

Для допуска к экзамену, студент должен подготовить и сдать преподавателю общий отчет по всем лабораторным работам.

Для подготовки и сдачи единого отчета по лабораторным работам, студенту отводится **2 часа** аудиторного времени, в рабочих классах кафедры АСУ ТУСУР.

Экзамен по дисциплине «Архитектура вычислительных комплексов» проводится в специально отведенное для этого время, согласно общему плану подведения итогов обучения.

Экзамен проводится в форме оценки преподавателем ответов студентом на вопросы, изложенные в экзаменационных билетах по данному курсу и утвержденные заведующим кафедрой АСУ.

На экзаменационную оценку влияет своевременность и качество подготовки студентом единого отчета по лабораторным работам данной дисциплины.

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

- 1 Максимов Н.В. Архитектура ЭВМ и вычислительных систем: учебник. – М.: ФОРУМ, 2012. - 511с.
- 2 Бройдо В.Л., Ильина О.П. Архитектура ЭВМ и систем: Учебник для вузов. – СПб.: Питер, 2006. - 717с.
- 3 Резник В.Г. Учебный программный комплекс кафедры АСУ на базе ОС ArchLinux. Учебно-методическое пособие. – Томск, ТУСУР, 2017. – 38 с. [Электронный ресурс]: <http://asu.tusur.ru/learning/books/b13.pdf>

Учебное издание

Резник Виталий Григорьевич

АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ

Учебно-методическое пособие предназначено для самостоятельной и индивидуальной работы студентов по дисциплине «Архитектура вычислительных комплексов» уровня основной образовательной программы магистратура направления подготовки: 09.04.01 - «Информатика и вычислительная техника».

Учебно-методическое пособие

Усл. печ. л. . Тираж . Заказ .

Томский государственный университет
систем управления и радиоэлектроники

634050, г. Томск, пр. Ленина, 40